

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-212140

(43) 公開日 平成8年(1996)8月20日

(51) Int.Cl.<sup>5</sup>

G 0 6 F 12/14

識別記号

3 1 0 L  
K

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数 3 O L (全 7 頁)

(21) 出願番号 特願平7-14925

(22) 出願日 平成7年(1995)2月1日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000233158

日立プロセスコンピュータエンジニアリング株式会社

茨城県日立市大みか町5丁目2番1号

(72) 発明者 和田 茂明

茨城県日立市大みか町五丁目2番1号 日立プロセスコンピュータエンジニアリング株式会社内

(74) 代理人 弁理士 小川 勝男

最終頁に続く

(54) 【発明の名称】 メモリプロテクション方式

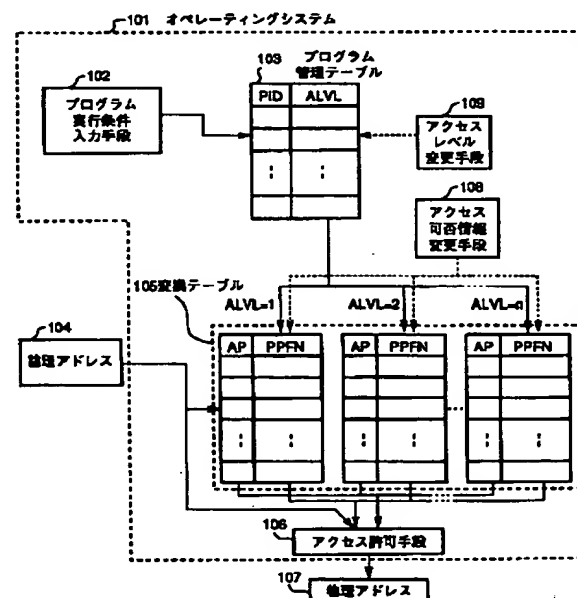
(57) 【要約】

【目的】本発明は、計算機のメモリプロテクション方式に関し、中央処理装置のメモリプロテクション機構に依存することなく、メモリプロテクションを実現することを目的とする。

【構成】プログラムのアクセス強度をn個の段階的なレベルで表し、オペレーティングシステム(101)内に、プログラム管理テーブル(103)と、プログラムアクセスレベルと一意に対応したn個のテーブルにより構成される変換テーブル(105)と、アクセス可否判定手段(106)とを持つアドレス変換手段を備えることによって、目的を達成する。

【効果】オペレーティングシステム内にメモリへのアクセス可否情報を持つので、プロセッサのメモリプロテクション機構に依存しないメモリプロテクション方式を実現することができる。

図 1



PID--プログラム識別番号  
ALVL--プログラムアクセスレベル  
AP--アクセス可否情報  
PPFN--物理ページフレーム番号

1

## 【特許請求の範囲】

【請求項 1】 仮想記憶方式により記憶装置が管理されている電子計算機のメモリプロテクション方式において、プログラム実行条件入力手段から入力されたプログラム実行条件を入力とし、プログラム実行条件は、プログラム識別番号部分（以下、プログラム識別番号と称す。）により選択される複数の第 1 のエントリを有し、該第 1 のエントリにはその第 1 のエントリを選択するプログラム識別番号とプログラム実行条件のうちプログラムが記憶領域の内容にアクセスできるためのアクセス権を n 個の段階的なレベルで表しレベルが高いほどアクセス権が強いことを示すアクセスレベル部分（以下、アクセスレベルと称す。）が記録されており、

プログラム識別番号により選択された第 1 のエントリに記録されている情報を出力するプログラム管理テーブルと、プログラム管理テーブルが出力するプログラムアクセスレベルと中央処理装置のデータ転送手段が出力する論理アドレスのうちページフレーム番号部分（以下、論理ページフレーム番号と称す。）を入力とし、アクセスレベルにより選択される n 個の複数のテーブルとを有し、

複数のテーブルは、論理ページフレーム番号により選択される複数の第 2 のエントリを有し、

該複数の第 2 のエントリにはその第 2 のエントリを選択する論理ページフレーム番号を変換した結果の物理アドレスのページフレーム番号（以下、物理ページフレーム番号と称す。）とその第 2 のエントリに記録されている物理ページフレーム番号が示す記憶領域の内容にアクセスできるためのアクセス可否情報（以下、アクセス可否情報と称す。）が記録されており、

アクセスレベルにより選択されたテーブルに記録されている第 2 のエントリのうち論理ページフレーム番号により選択された第 2 のエントリに記録されている情報を出力する変換テーブルと、物理ページフレーム番号および論理アドレスのページオフセット部分（以下、ページオフセットと称す。）に基づいて得られた物理アドレスと変換テーブルが出力しているアクセス可否情報を入力とし、アクセス可否情報をもとに物理アドレスを記憶装置に出力するかどうかを決定するアクセス許可手段とからなるアドレス変換手段をオペレーティングシステムに具備したことを特徴とするメモリプロテクション方式。

【請求項 2】 請求項 1 記載のメモリプロテクション方式において、

実行されているプログラムからのアクセス可否情報変更命令を入力とし、変換テーブル内のアクセス可否情報を動的に変更できるためのアクセス可否情報変更手段をオペレーティングシステムに具備したことを特徴とするメモリプロテクション方式。

【請求項 3】 請求項 1 記載のメモリプロテクション方式において、

2

実行されているプログラムからのアクセスレベル変更命令を入力とし、プログラム管理テーブル内のアクセスレベルを動的に変更できるためのアクセスレベル変更手段をオペレーティングシステムに具備したことを特徴とするメモリプロテクション方式。

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、電子計算機のメモリプロテクション方式に関する。

10 【0002】

【従来の技術】 メモリプロテクション方式の一つに、リングプロテクション（リング保護）方式がある。これは、主記憶を、ページあるいはセグメント（以下、単にページと称す。）とよばれる単位に細分化し、各ページにリング番号を与える。実行プログラムと、データは、それぞれ、異なったページに配置される。実行プログラムから、データをアクセスするとき、実行プログラムがあるページのリング番号が、データがあるページのリング番号よりも大きいときアクセスを許可する方式である。リングプロテクション方式については、例えば、「オペレーティングシステムの機能と構成」（高橋延匡，土居範久，益田隆司著，岩波講座情報科学 16，岩波書店，pp. 242-244，1983.）に記されている。

【0003】

【発明が解決しようとする課題】 上記従来技術では、メモリプロテクション方式が、中央処理装置の機構に依存する。

【0004】 本発明は、中央処理装置の機構に依存することなく、リングプロテクション方式を実現し、メモリの信頼性を向上することを目的にしている。

【0005】

【課題を解決するための手段】 上記目的を達成するための本発明の特徴は、複数面のアドレス変換テーブルをオペレーティングシステム内部に持たせ、それらの中にある書き込み可否フラグの組合せでリング番号を表現することである。

【0006】 すなわち、計算機の中央処理装置内に、メモリプロテクションの情報を設定できない場合において、オペレーティングシステム内にメモリプロテクションの情報を設定し、これを入力としてアクセス可否を判定することによって、リングプロテクション方式によるメモリプロテクション手段を実現する。

【0007】 上記メモリプロテクション手段は、プログラム実行条件入力手段、プログラム管理テーブル、変換テーブル、アクセス許可手段からなる。

【0008】 さらに、これらの手段に、アクセス可否情報変更手段を設けてもよい。

【0009】 さらにまた、アクセスレベル変更手段を設けてもよい。

50

## 3

【0010】以上のようなメモリプロテクション手段を持つオペレーティングシステムを実現することにより、上記の課題は解決される。

## 【0011】

【作用】この発明のアドレス変換手段を具備する電子計算機のオペレーティングシステムは、論理アドレス空間を持ち、中央処理装置が記憶装置内の記憶領域にアクセスしようとする場合、この論理アドレス空間の連続領域にアクセスする。このため、中央処理装置の記憶装置へのアクセスを実現するためには、論理アドレス空間へのアクセスが記憶装置上に分散配置されている記憶領域への物理アドレスによるアクセスに変換されなければならない。

【0012】物理アドレスへの変換は、論理ページフレーム番号を物理ページフレーム番号に変換し、物理ページフレーム番号とページオフセットを合わせればよい。論理ページフレーム番号の物理ページフレーム番号への変換は、変換テーブルの複数のエントリのうちの一つを論理ページフレーム番号に応じて選択することにより行われる。しかし、プログラムの誤りなどの理由により、主記憶装置が不当な論理アドレスを生成した場合、これは不当な物理アドレスに変換され、記憶装置に不当なアクセスが行われる危険性があり、記憶装置内のデータはこのような不当なアクセスから保護されているべきである。

【0013】このような保護を実現するために、本アドレス変換手段では、変換テーブルをオペレーティングシステム内に備えた。変換テーブル内には、プログラムアクセスレベルの最大数に等しい数のテーブルを持ち、各テーブルはプログラムアクセスレベルと一意に対応している。各テーブルのエントリには変換後の物理ページフレーム番号だけでなく、その物理ページフレーム番号が示す物理ページに対して、テーブルの対応するプログラムアクセスレベルによるアクセス可否情報を記録している。

【0014】以上のような、メモリプロテクションのための手段を持つことによって、プログラムの中から実行中にアクセスレベルを変更することができ、プログラムに対してきめこまかなメモリアクセス条件を設定することができる。

## 【0015】

【実施例】以下、図面を参照して、本発明の実施例を説明する。

【0016】図1に、アドレス変換手段の構成の一例を示す。はじめに、アドレス変換手段の構成を説明する。アドレス変換手段は、プログラム実行条件入力手段(102)、プログラム管理テーブル(103)、変換テーブル(105)、アクセス許可手段(106)から構成されている。

【0017】アドレス変換手段には、まず、プログラム

## 4

実行条件が、電子計算機の利用者により、プログラム実行条件入力手段(102)を用いて入力される。プログラム管理テーブル(103)は、プログラム実行条件入力手段(102)より、プログラム識別番号と、プログラムアクセスレベルを入力する。プログラム管理テーブル(103)は、複数のエントリによって構成されており、各エントリは、PID(プログラム識別番号)と、ALVL(プログラムアクセスレベル)のフィールドからなっている。

10 【0018】プログラムが実行され、記憶領域へのアクセスが発生すると、中央処理装置においてアクセス先の論理アドレス(104)が生成され、アドレス変換手段に入力され、出力として物理アドレス(107)が得られる。論理アドレス(104)および物理アドレス(107)は、ページフレーム番号を表す上位ビット(論理ページフレーム番号、および物理ページフレーム番号)とページオフセットを表す下位ビット(ページオフセット)とに分けられる。

20 【0019】変換テーブル(105)には、プログラム管理テーブル(103)よりプログラムアクセスレベルが入力され、中央処理装置より論理ページフレーム番号が入力される。変換テーブル(105)は、プログラムアクセスレベルの最大数に等しい数のテーブルを持ち、各テーブルは複数のエントリによって構成されている。各エントリは、AP(アクセス可否情報)と、PPFN(物理ページフレーム番号)のフィールドからなっている。APフィールドの内容は、アクセス可かアクセス不可のいずれかの情報しか存在せず、一般に、1ビットのサイズで、0のときアクセス可を、1のときアクセス不可を表す。

30 【0020】変換テーブル(105)に論理ページフレーム番号が入力されると、実行されているプログラムのプログラム識別番号をもとに、プログラム管理テーブル(103)内の各エントリのPIDフィールドを検索して合致するエントリを選択する。さらに、選択されたエントリのALVLフィールドの内容に対応する変換テーブルを選択して、そのエントリの中から、論理ページフレーム番号に対応するエントリを選択し、その内容を出力する。

40 【0021】アクセス許可手段(106)は、変換テーブル(105)から出力されるAPフィールドの内容をもとに、PPFNフィールドの内容と論理アドレス内のページオフセットを合成して得られた物理アドレスとを入力する。アクセス許可手段(106)は、APフィールドの内容が、0(アクセス可)であった場合のみ、入力されている物理アドレスを出力する。

50 【0022】例えば、プログラムアクセスレベルが3のプログラムを実行して、記憶装置の任意のページにアクセスする場合を考える。ここでレベルの数値が小さいほど、レベルは高いものとする。まず、使用者がプログラ

ム実行条件入力手段(102)を用いてプログラム実行を指示する。そのとき、プログラムアクセスレベルとして3が指定されたものとする。オペレーティングシステム(101)は、プログラムの実行にあたりプログラム識別番号を決定し、プログラム管理テーブル(103)のPIDフィールドを検索して合致するエントリを選択して、プログラムアクセスレベルである3を該当エントリのALVLフィールドに格納する。プログラム管理テーブル(103)は、該当エントリのALVLフィールドの内容を、変換テーブル(105)へ出力する。このとき、変換テーブル(105)では、ALVL=3に対応するテーブルを選択する。

【0023】プログラムが実行され、記憶領域へのアクセスが発生すると、中央処理装置においてアクセス先の論理アドレス(104)が生成され、論理ページフレーム番号を変換テーブル(105)に出力する。ALVL=3に対応するテーブルより、論理ページフレーム番号に対応するエントリを選択し、その内容を出力する。アクセス許可手段(106)は、変換テーブル(105)から出力されるAPフィールドの内容をもとに、PPFNフィールドの内容と論理アドレス内のページオフセットを合成して得られた物理アドレスとを入力する。アクセス許可手段(106)は、APフィールドの内容が、0(アクセス可)であった場合のみ、入力されている物理アドレスを出力する。

【0024】次に、図1に示したアクセス可否情報変更手段の構成と動作の説明を行う。はじめにアクセス可否情報変更手段の構成を説明する。アクセス可否情報変更手段(108)はオペレーティングシステム(101)内に設けられ、変換テーブル(105)内各テーブルのAP(アクセス可否情報)フィールドに対するアクセスが可能となっている。

【0025】アクセス可否情報変更手段には、まず、プログラムからアクセス可否情報変更命令が、オペレーティングシステム(101)を経てアクセス可否情報変更手段(108)に入力される。アクセス可否情報変更命令は、ALVL(プログラムアクセスレベル)と論理アドレスと変更後のAPの値からなる。アクセス可否情報変更手段(108)は、アクセス可否情報変更命令にしたがって、変換テーブル(105)内の該当するALVLのテーブルを選択し、論理アドレスの内の論理ページフレーム番号の指すテーブル内エントリを選択して、そのエントリのAPフィールドの値を変更後のAPの値に置き換える。

【0026】例えば、ALVLが5のプログラムから記憶装置の任意の記憶領域を書き込み可に変更する場合を考える。まず、プログラムからアクセス可否情報変更命令を発行すると、アクセス可否情報変更手段(108)は命令を発行したプログラムのALVLと変更する記憶領域の論理アドレスと変更後のAPの値をもとに、

変換テーブル(105)内のALVL=5のテーブルを選択する。さらに、変更先論理アドレスの上位ビットから論理ページフレーム番号を取り出してテーブル内の該当エントリを選択して、エントリ内のAPフィールドの内容を書き込み可に変更する。以後、ALVLが5のプログラムは、記憶装置の該当する記憶領域に書き込みアクセスを行うことができる。

【0027】次に、図1を用いて、アクセスレベル変更手段の構成の一例を説明する。はじめに、アクセスレベル変更手段の構成を説明する。アクセスレベル変更手段(109)はオペレーティングシステム(101)内に設けられ、プログラム管理テーブル(103)のALVL(アクセスレベル)フィールドに対するアクセスが可能となっている。

【0028】アクセスレベル変更手段には、まず、プログラムからアクセスレベル変更命令が、アクセスレベル変更手段(109)に入力される。アクセスレベル変更命令は命令発行元プログラムのPID(プログラム識別番号)と変更後のALVLの値からなる。アクセスレベル変更手段(109)は、アクセスレベル変更命令にしたがって、プログラム管理テーブル(103)内の該当するPIDのエントリを選択して、そのALVLフィールドの値を変更後のALVLの値に置き換える。

【0029】例えば、プログラムのALVLを5から3に変更する場合を考える。まず、プログラムからアクセスレベル変更命令をアクセスレベル変更手段(109)に対して発行すると、命令を発行したプログラムのPIDと変更後のALVLの値をもとに、プログラム管理テーブル(103)内の該当PIDのエントリを選択して、エントリ内のALVLフィールドの内容を3に変更する。以後、該当プログラムは、変換テーブル(105)内のALVL=3のテーブルを選択するため、ALVLが3のプログラムに許される、記憶装置へのアクセスを行うことができる。

【0030】以上のように、この発明のアドレス変換手段は、これを用いることにより、不当なアクセスからの記憶領域の保護が可能となる。さらに、アクセス可否情報変更手段によってメモリの被アクセス権を動的に変えることにより、また、アクセスレベル変更手段によってプログラムのアクセス権を動的に変えることにより、記憶領域の保護条件を空間的・時間的に最適化することが可能となる。

【0031】以上まとめると、プログラム実行条件入力手段は、使用者がプログラムの実行をオペレーティングシステムに指示する際に使用され、使用者の指定したプログラム実行条件を入力とし、それをオペレーティングシステムに出力する。

【0032】プログラム管理テーブルは、プログラム実行条件入力手段の出力を入力する。また、プログラム管理テーブルは、複数のエントリからなっており、入力さ

## 7

れたプログラム実行条件のうちプログラム識別番号部分（プログラム識別番号）により、ある一つのエントリが選択され、そのエントリの内容を出力する。プログラム管理テーブルの各エントリには、そのエントリを選択することになるプログラム識別番号と、入力されたプログラム実行条件のうちプログラムのアクセスレベル部分（プログラムアクセスレベル）とが記録されている。変換テーブルは、アドレス変換手段に入力された論理アドレスのうちページフレーム番号部分（論理ページフレーム番号）と、前記プログラム管理テーブルの出力であるプログラムアクセスレベルを入力とする。また、変換テーブルは、アクセスレベルの最大数に等しい数のテーブルからなっている。各テーブルは、複数のエントリからなっており、入力された論理ページフレーム番号により、ある一つのエントリが選択され、そのエントリの内容を出力する。各エントリには、そのエントリを選択することになる論理ページフレーム番号がアドレス変換された結果である物理アドレスのページフレーム番号（物理ページフレーム番号）と、物理ページフレーム番号が示すページの記憶内容をアクセスできるかどうかを示す情報（アクセス可否情報）とが記録されている。

【0033】アクセス許可手段は、変換テーブルが出力するアクセス可否情報をもとに、変換テーブルより出力されているアドレス変換後の物理ページ番号と論理アドレスのうちのページオフセット部分（ページオフセット）から得られる物理アドレスを記憶装置に出力するかどうかを決定する。

【0034】さらに、アクセス可否情報変更手段を設けることについて説明する。アクセス可否情報変更手段は、実行されているプログラムからのアクセス可否情報変更命令を入力とする。また、アクセス可否情報変更手段は、入力にしたがって変換テーブル内のアクセス可否情報を動的に変更する。

【0035】さらにまた、アクセスレベル変更手段を設けることについて説明する。アクセスレベル変更手段は、実行されているプログラムからのアクセスレベル変更命令を入力とする。また、アクセスレベル変更手段は、入力にしたがって変換テーブル内のアクセスレベルを動的に変更する。

【0036】記憶装置内のデータの保護は次のような方法で実現されている。図1に示すように、プログラムが記憶領域の任意のアドレスにアクセスする場合、プログラム管理テーブル（103）はプログラム識別情報により選択されたエントリのプログラムアクセスレベルを出力する。変換テーブル（105）は、プログラム管理テーブル（103）の出力を入力して、該当アクセスレベルのテーブルを選択する。テーブルは、論理アドレス（104）のうち論理ページフレーム番号部分（論理ページフレーム番号）により選択されたエントリの内容を出力する。アクセス許可手段（106）では、変換テ

## 8

ブル（105）のアクセス可否情報と、物理ページフレーム番号論理アドレスのうちのページオフセット部分（ページオフセット）を合成して物理アドレスを生成し、アクセス可否情報がアクセス可であれば物理アドレスを出力する。

【0037】以上のような、メモリプロテクション手段を持つことによって、中央処理装置内に、メモリプロテクション情報を設定できない場合においても、同等のメモリプロテクション機能を実現することができる。

10 【0038】また、オペレーティングシステム内に、アクセス可否情報変更手段（108）を設けた場合は、実行されているプログラムから、アクセス可否情報変更命令がオペレーティングシステムに対して行われると、アクセス可否情報変更手段（108）は変換テーブル（105）に対して、変更対象のプログラムアクセスレベルと論理ページフレーム番号と変更後のアクセス可否情報を出力する。変換テーブル（105）は変更対象のプログラムアクセスレベルに対応するテーブルを選択し、論理ページフレーム番号の示すエントリを選択して、エン  
20 トリ内のアクセス可否情報を変更する。

【0039】以上のような、メモリプロテクション手段を持つことによって、プログラムの中から実行中にアクセス可否情報を変更することができ、記憶領域に対してきめこまかなメモリプロテクション情報を設定することができる。

【0040】さらにまた、図1に示すように、オペレーティングシステム内に、アクセスレベル変更手段（109）を設けた場合、実行されているプログラムから、アクセスレベル変更命令がオペレーティングシステムに対して行われると、アクセスレベル変更手段（109）は  
30 プログラム管理テーブル（103）に対して、変更対象のプログラム識別番号と変更後のアクセスレベルを出力する。プログラム管理テーブル（103）は変更対象のプログラム識別番号の示すエントリを選択して、エントリ内のアクセスレベルを変更する。

【0041】以上のような、メモリプロテクション手段を持つことによって、プログラムの中から実行中にアクセスレベルを変更することができ、プログラムに対してきめこまかなメモリアccess条件を設定することができる。  
40

【0042】次に、図2を用いて、比較例のリングプロテクション方式として、中央処理装置内に、各ページ毎のリング番号を格納しておく装置を有するものについて説明する。

【0043】示すようなメモリプロテクション方式では、オペレーティングシステム（201）内に、プログラム実行条件入力手段（202）とプログラム管理テーブル（203）を持つ。また、中央処理装置（204）内に、変換テーブル（206）、アクセス条件比較手段（207）、およびアクセス許可手段（208）を持つ。  
50

【0044】変換テーブル(206)は、論理ページフレーム番号により選択される複数のエントリからなる。各エントリ内には、物理ページフレーム番号とその物理ページフレーム番号が示す記憶領域の内容を保護する度合いをm個の段階的なレベルで表し、レベルが高いほど強く保護されることを示す記憶レベル(以下、ページ記憶レベルと称す。)が記録されている。

【0045】アクセス条件比較手段(207)は、変換テーブル(206)が出力しているページ記憶レベルとプログラム管理テーブル(203)が出力しているプログラムアクセスレベルを入力とし、それらを比較して、アクセスレベルが記憶レベルより高いか等しい場合、アクセスを許可する判定結果を出力する。

【0046】アクセス許可手段(208)は、物理ページフレーム番号およびページオフセットを合成して得られた物理アドレスと、アクセス条件比較手段(207)の出力を入力とし、アクセス条件比較手段(207)の出力をもとに、物理アドレス(209)を出力するかどうか決定していた。例えば、プログラムアクセスレベルが3のプログラムを実行して、記憶装置の任意のページにアクセスする場合を考える。ここでレベルの数値が小さいほど、レベルは高いものとする。まず、使用者がプログラム実行条件入力手段(202)を用いてプログラム実行を指示する。そのとき、プログラムアクセスレベルとして3が指定されたものとする。オペレーティングシステム(201)は、プログラムの実行にあたりプログラム識別番号を決定し、プログラム管理テーブル(203)の該当エントリを選択し、プログラムアクセスレベルをエントリに格納する。プログラム管理テーブル(203)は、該当エントリのプログラムアクセスレベルを、中央処理装置(204)内のアクセス条件比較手段(207)へ出力する。

【0047】一方、中央処理装置(204)では、該当プログラムの命令を実行するにあたり、記憶装置の任意のページにアクセスするために、論理アドレス(205)を生成する。

【0048】このとき、論理ページフレーム番号を変換テーブル(206)に出力し、該当エントリを選択する。変換テーブル(206)は、該当エントリのページ記憶レベルをアクセス条件比較手段(207)に出力する。アクセス条件比較手段では、プログラムアクセスレベルとページ記憶レベルとを比較する。このとき、プログラムアクセスレベルは3であるので、ページ記憶レベルが2以下であればアクセス不可の判定結果を出力する。また、ページ記憶レベルが3以上であれば、アクセス許可の判定結果を出力する。アクセス許可手段(208)では、物理ページフレーム番号およびページオフセットを合成して得られた物理アドレスと、アクセス条件

比較手段(207)の出力を入力とし、アクセス条件比較手段(207)の判定結果が許可であれば物理アドレス(209)を出力し、不可であれば出力しない。これにより、重要度の高いデータの記憶レベルを高くしておくことにより、不当なアクセスからのデータの保護が可能となる。

#### 【0049】

【発明の効果】本発明によれば、メモリプロテクション手段を用いることによって、中央処理装置内に、記憶レベルのような特殊なメモリプロテクション情報を記憶する手段を持たない計算機であっても、リングプロテクション方式によるメモリプロテクション機能を実現することができる。さらにアクセス実行のたびごとに行われるアクセス可否判定において、判定に要する情報を、アクセス可かアクセス不可かのいずれかの内容しか持たない情報にしたことによって、判定処理に要する時間を短くでき、アクセスの際の処理時間を短縮できる。また、変換テーブルをn(アクセスレベルの最大数)面を設けることによって、各アクセスレベルにおけるアクセス条件を細かく設定することができる。このため、例えば、複数のプログラムが任意の記憶領域を共用する場合、各プログラムに対して互いに異なるアクセスレベルを与えることにより、プログラムAからのアクセスを禁止する一方、他のプログラムBからのアクセスを許可する、といったことができる。これにより各プログラムの記憶領域に対するアクセス権を最適に設定することができるため、計算機システムのセキュリティ面での性能向上を図ることができる。

【0050】また、プログラムの中からアクセス可否情報を変更することができるため、通常アクセス不可な記憶領域に、一時的にアクセスを行うようなプログラムの作成に対応することができ、記憶領域の保護条件を空間的・時間的に最適化することができる。

【0051】さらにまた、プログラムの中からアクセスレベルを変更することができるため、特権モードでの緊急アクセスなどを行うようなプログラムの作成に対応することができ、プログラムの記憶領域へのアクセス条件を空間的・時間的に最適化することができる。

#### 【図面の簡単な説明】

【図1】本発明の実施例を説明するための図。

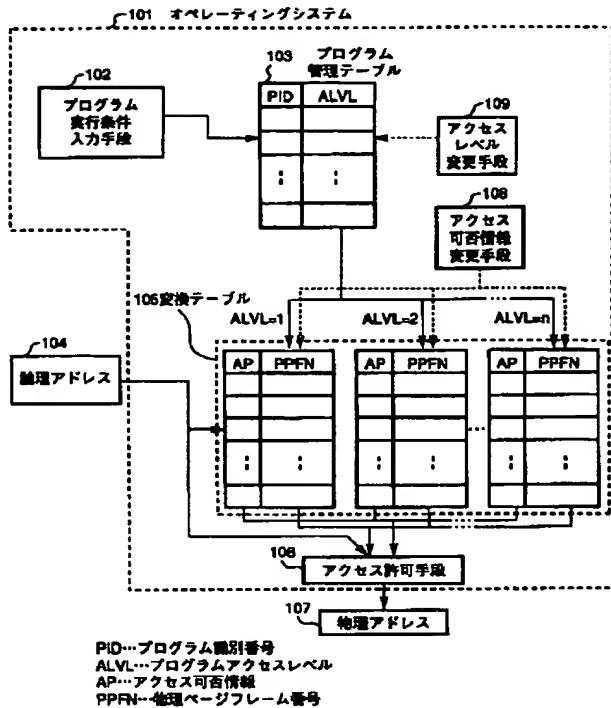
【図2】本発明の比較例を説明するための図。

#### 【符号の説明】

101…オペレーティングシステム、102…プログラム実行条件入力手段、103…プログラム管理テーブル、105…変換テーブル、106…アクセス許可手段、108…アクセス可否情報変更手段、109…アクセスレベル変更手段。

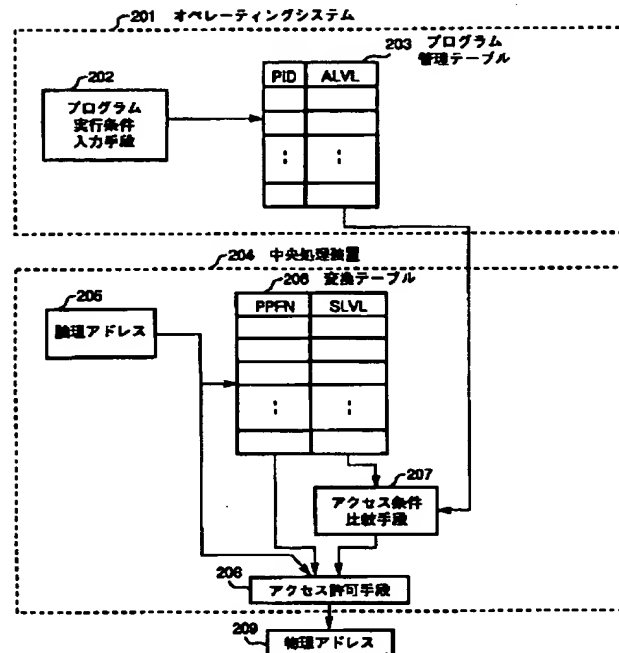
【図 1】

図 1



【図 2】

図 2



フロントページの続き

(72) 発明者 雑賀 敏昌  
茨城県日立市大みか町五丁目 2 番 1 号 日立プロセスコンピュータエンジニアリング株式会社内

(72) 発明者 関根 康雄  
茨城県日立市大みか町五丁目 2 番 1 号 日立プロセスコンピュータエンジニアリング株式会社内

(72) 発明者 宮田 英文  
茨城県日立市大みか町五丁目 2 番 1 号 日立プロセスコンピュータエンジニアリング株式会社内

(72) 発明者 桑原 啓二  
茨城県日立市大みか町五丁目 2 番 1 号 株式会社日立製作所大みか工場内